

AI半導体のチップレット・パッケージング戦略 調査レポート

AI半導体の
チップレット・パッケージング戦略
調査レポート

サーフテクノロジー 山本 隆浩

NTS

新たな半導体製造技術として注目の「チップレット」、
好評につき調査レポート第3弾が登場！

主戦場が後工程へ移行していくAI時代の半導体戦略を
詳細に報告！競争優位と投資機会をうながすチップレットと
先進パッケージングの動向がわかる！半導体とその実装技術、
AIハードウェアの全体像を理解したい方、必見の1冊！

編著者：山本 隆浩

(半導体技術コンサルタント『サーフテクノロジー』代表)

冊子版：B5判 124頁 ISBN：978-4-86469-116-1 C3050

PDF版：(CD or ダウンロード)

定 価：本体50,000円＋税

発刊日：2026年5月

冊子＋PDFセット価格：本体70,000円＋税

主な目次

第1章 AI時代における半導体 後工程の重要性

- 1.1 AIの巨大化と計算需要の変容
- 1.2 微細化限界と後工程へのシフト
- 1.3 チップレット化と先進パッケージングの
台頭
- 1.4 システム要求の高度化と後工程の拡張
- 1.5 本書における第1章の位置づけ

第2章 AI向け先進パッケージ ングの全体像

- 2.1 概要
- 2.2 実地例

第3章 チップレット統合技術と インターポーザ

- 3.1 概要
- 3.2 実地例

第4章 HBMとロジックの高帯域 接続技術

- 4.1 概要
- 4.2 実地例

第5章 先端配線・TSV・微細バンプ 技術

- 5.1 概要
- 5.2 実地例

第6章 電力とシグナルインテグリティの 最適化技術(PDN/SI/PI)

- 6.1 概要
- 6.2 実地例

第7章 熱設計・放熱・冷却技術の 最前線

- 7.1 概要
- 7.2 実地例

第8章 後工程における信頼性・ 歩留まり改善技術

- 8.1 概要
- 8.2 実地例

第9章 AI時代のテスト技術～KGD 保証とインターポーザテスト～

- 9.1 概要
- 9.2 実地例

第10章 後工程向け材料技術の 進化

- 10.1 概要
- 10.2 実地例

第11章 光電融合I/Oと次世代 パッケージアーキテクチャ

- 11.1 概要
- 11.2 実地例

第12章 まとめ：後工程ロード マップとAIハードウェアの 将来

- 12.1 後工程技術の進化ロードマップ
(2030年代に向けて)
- 12.2 2040年代に向けたAIハードウェアの
将来像
- 12.3 技術的・産業的課題
- 12.4 まとめ

購入申込書

▶FAX: 047-314-0810 EMAIL: eigyo@nts-book.co.jp

冊子版()部/PDF版【CD or ダウンロード】()部
冊子＋PDFセット()部

■団体名・ご所属・ご氏名

■〒・住所

■TEL・EMAIL

▼WEBからお申
込みはこちら



株式会社 エヌ・ティー・エス

〒102-0091 東京都千代田区北の丸公園2-1 科学技術館2 階
<https://www.nts-book.net/>

